Instrumento para Ensino Elementar de Eletrônica Digital

Aluno: Edgard Pacheco Moreira Amorim
Orientador: Eng. Pedro Raggio

Este instrumento demonstra o funcionamento dos dispositivos lógicos: NAND, NOR e INV e permite diversas combinações entre eles, a fim de familiarizar o aluno com os primeiros conceitos relativos a lógica digital (álgebra booleana).

Introdução

Este trabalho, dirigido para o ensino introdutório de eletrônica digital, foi concebido visando preencher uma lacuna existente no curso de física da Unicamp.

Os pré-requisitos necessários para a compreensão dos conceitos aqui tratados são: eletrônica analógica básica (associações de resistência em série ou paralelo, potência, tensão de entrada e saída, etc), teoria de conjuntos e álgebra elementar. Portanto, trata-se de uma obra que cabe ao estudante do ensino médio, técnico ou universitário.

Através da apostila que acompanha o instrumento, esperamos que o estudante familiarize-se com os conceitos básicos da lógica digital e possa conferi-los na prática através das montagens dos circuitos. Recomendamos a leitura seqüencial dos capítulos, pois a apostila foi organizada em nível crescente de dificuldade a fim de tornar o aprendizado o mais didático possível. Ao final dela sugerimos uma lista de exercícios fundamentais que devem ser feitos tanto em teoria quanto na prática, ou seja, é imprescindível que se interprete a teoria vivenciando-a na prática através da montagem do circuito.

Enfim, esperamos que este trabalho proporcione aos estudantes um aprendizado prazeroso, sistemático, organizado e consiga motivá-los a aprofundar seus estudos neste assunto fascinante.

O Instrumento

Trata-se de um circuito eletrônico composto basicamente por três componentes da família TTL (Transistor Transistor Logic) que através de fios e conectores permite configurar diversas portas lógicas e verificar os níveis lógicos através de LEDS amplificados. Este instrumento acompanha uma apostila (apêndice I) que fornece subsídios teóricos para o estudante, além de sugestões de exercícios que podem ser testados na prática. Abaixo temos a lista do material utilizado para sua confecção e fotos do instrumento:

Material Utilizado	**Quantidade**	**Fabricante**
Componentes TTL: MC7400, SN7400 ou TI7400 MC7402, SN7402 ou TI7402 MC7404, SN7404 ou TI7404	1 (de cada)	Motorola / Signetics / Texas Instr.
Transistor BC547	10	Philips
LED vermelho 5 mm	10	Texas Instruments
Resistores: 1/4 W 150Ω 1/4 W 470Ω 1/4 W 1K 1/4 W 4,7K 1/4 W 10K	10 (de cada)	
Pinos de conexão	~ 130	
Soquetes de 14 pinos	3	
Placa de CI (19 cm x 24cm)	1	
Serigrafia	1	
Suporte e elementos de fixação	1	

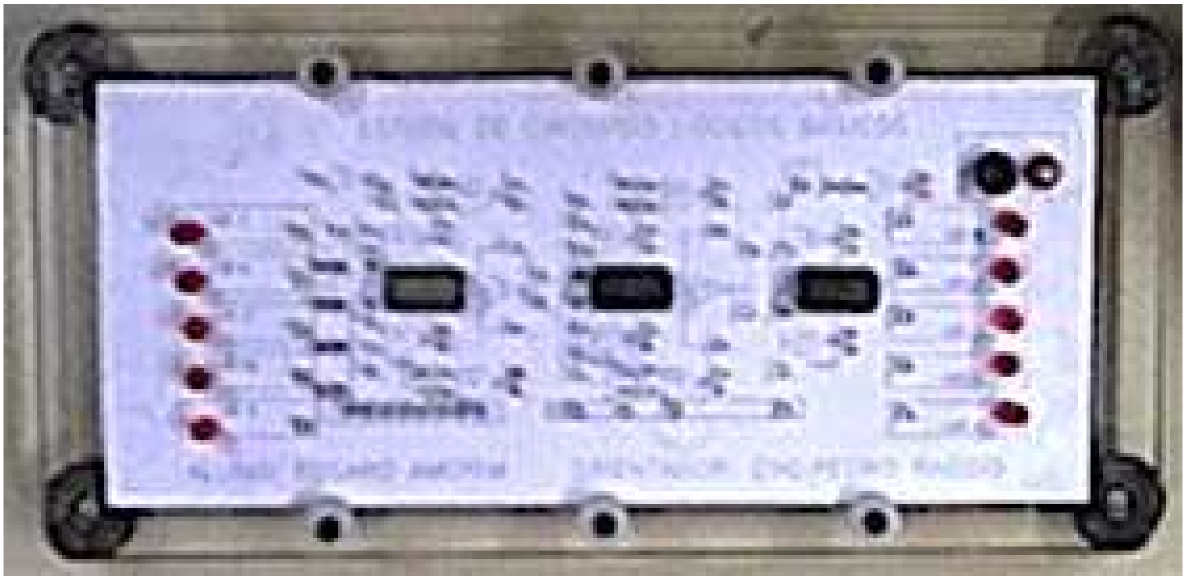

Fig. 01: Vista superior do Instrumento para ensino de eletrônica digital mostrando os três componentes da família TTL e os diversos conectores que permitem montar as portas lógicas. Nas laterais temos os LEDS amplificados que permitem verificar os níveis lógicos das portas.

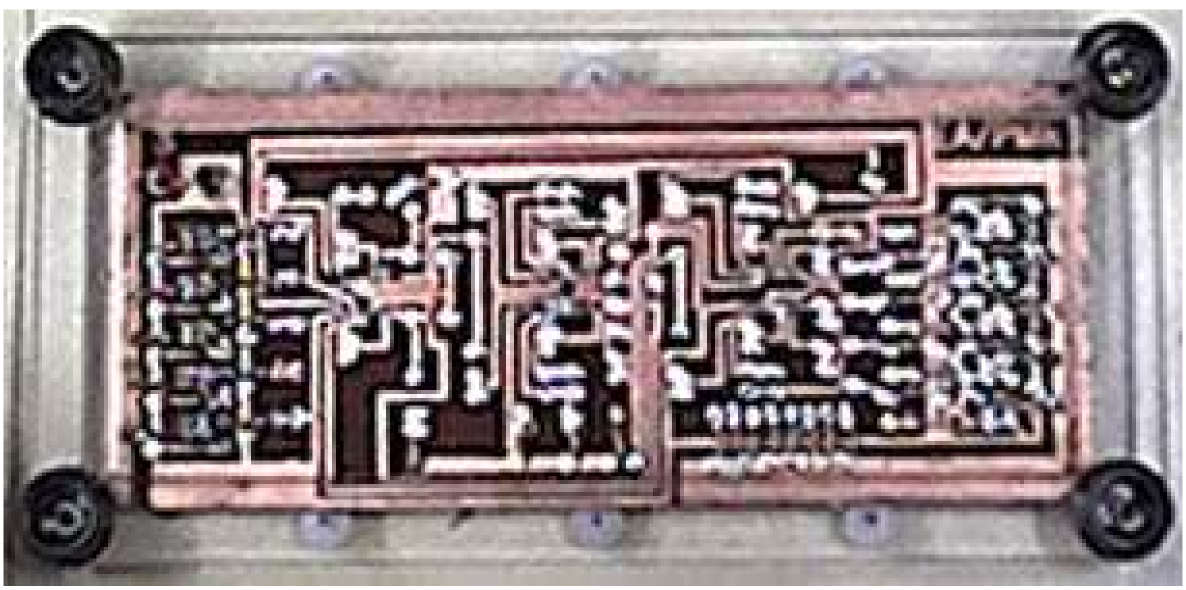

Fig. 02: Vista inferior do instrumento para ensino de eletrônica digital. As resistências de 150Ω, 470Ω, 1K, 4,7K e 10K , transistor, são soldadas na parte de baixo do circuito impresso na região das trilhas de cobre.

Observações relevantes

Os desenhos do circuito impresso, serigrafia e suporte foram feitos em CAD. Na versão digital deste relatório, temos somente os arquivos do CAD em formato CAD universal junto ao arquivo PDF deste relatório. Tomamos este cuidado, pois ao digitalizar os desenhos, estes perdem muita resolução e as dimensões originais, o que pode comprometer uma confecção posterior do projeto. A versão impressa acompanha estes desenhos, no apêndice II.

Conclusão

Através deste trabalho, tive experiência com o roteamento, projeto e confecção da placa de circuito impresso, serigrafia e soldagem dos componentes, assim como toda a teoria de eletrônica digital necessária para realização de testes e elaboração da apostila. Enfim, acredito que enriqueci meus conhecimentos com este trabalho que visa contribuir para o aprendizado de eletrônica digital.

Agradecimentos

Registramos aqui o nosso muito obrigado a todos os colaboradores que tornaram este trabalho viável em tempo mínimo e em especial para:

Aos técnicos da oficina eletrônica do LEI (Laboratório de Ensino de Informática) pela confecção da placa e ao José Carlos pelas valiosas dicas de eletrônica;

Ao técnico Luis Antônio dos Santos da oficina mecânica do LEI pelo complemento da furação da placa de circuito impresso;

Ao Eng. Jorge Luis Pires da Oficina do IF pela fabricação do suporte;

Ao colega Alberto pela paciência e ajuda na sessão de fotos para este relatório.

Apêndice I: Noções básicas de eletrônica digital

1. Conceitos básicos:

1.1 O que são circuitos digitais?

A melhor forma de explicar isso é através da comparação de circuitos analógicos. Em um circuito analógico um sinal de entrada (tensão, corrente, etc), resulta numa saída relacionada à entrada através de uma expressão matemática. Por exemplo, em um amplificador a tensão de saída é dada pelo produto entre o ganho e a tensão de entrada.

Em um circuito digital os sinais de entrada e de saída assumem apenas dois valores: zero (estado lógico baixo ou “low”) ou um (estado lógico alto ou “high”). Freqüentemente, estes dois valores estão associados a duas tensões diferentes (por exemplo: 0 e 5V respectivamente), sendo que o comportamento de um circuito digital não é definido entre estes dois valores.

1.2 Lógica formal

Lógica é uma ciência que trata com as regras e critérios que se aplicam à demonstração e inferência, empregando princípios formais de raciocínio.

Os relacionamentos lógicos podem ser expressos como sentenças declarativas simples (afirma ou nega algo sobre alguma coisa, “o carro é preto” ou “o carro não é preto”, por exemplo) e a partir destas sentenças simples podem se formar sentenças declarativas compostas. Através das sentenças “o carro é preto” e “o carro possui faróis de milha” poderíamos formar as seguintes sentenças declarativas compostas: “o carro é preto E possui faróis de milha”, e “o carro é preto OU possui faróis de milha”. As palavras E (AND) e OU (OR) são conhecidas como conectivas e constituem a base principal dos sistemas lógicos.

Um silogismo é um método que de se chegar a uma conclusão lógica a partir de duas premissas, uma premissa maior e outra menor. Por exemplo, “todos os policiais tem mais de 1,80 m de altura” é uma premissa maior. “João é um policial” é uma premissa menor, e a conclusão que se pode tirar é que João tem mais de 1,80 m de altura.

Qualquer declaração lógica pode estabelecer um de dois valores, verdadeiro ou falso. Estes indicam a validade ou invalidade de uma afirmação dentro da estrutura de um raciocínio lógico. É importante salientar que estes valores são excludentes: a possibilidade de um indica a exclusão do outro, portanto não existem sentenças lógicas que são verdadeiras e falsas ao mesmo tempo ou ainda, que não possuem quaisquer dos dois valores.

1.3 Álgebra Booleana

O matemático inglês George Simon Boole (1815-1864) imaginou um conjunto de símbolos matemáticos para substituir as sentenças declarativas e descobriu que seu sistema de álgebra poderia ser aplicado ao raciocínio lógico sobre o relacionamento entre preposições. Por exemplo, se objetos pretos forem representados pelo símbolo algébrico A, e carros forem representados por B, então os carros pretos serão representados pela expressão Booleana A E B (AND). Objetos que sejam pretos ou são carros ou ambos (isto é, carros pretos) podem ser representados por A OU B (OR). Expressões Booleanas e equações podem ser manipuladas quase que na mesma maneira que expressões algébricas ordinárias, segundo leis bastante similares.

2. Circuitos Lógicos:

2.1 A função AND

Um exemplo simples serve para ilustrar como é possível evoluir de um relacionamento lógico lingüístico para um circuito lógico. Suponhamos que se deseje que os faróis de um carro se acendam somente quando o interruptor dos faróis estiver fechado e a chave de ignição estiver ligada. As afirmações de entrada (input) e saída (output) que descrevem este sistema são:

O Interruptor está fechado = A
A chave da ignição esta ligada = B
Os faróis estão acesos = C

Cada uma dessas três afirmações pode ter um "valor" verdadeiro ou "falso", isto é, cada uma delas pode ter lógica 1 ou lógica 0. Se elaborarmos uma tabela que relacione todas as combinações possíveis de verdades ou falsidades dessas afirmações teremos aquilo que é chamado de "tabela de verdades". A tabela verdade para o sistema que acabamos de escrever assim como a representação da porta AND é dada por:

B	A	C=A.B
0	0	0
0	1	0
1	0	0
1	1	1

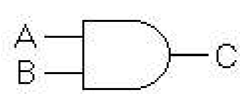

Fig. 01: Tabela verdade e representação da porta AND em um circuito lógico.

Logo, C será verdadeiro somente se A e B forem ambos verdadeiros. Há duas outras formas de ilustrar a função AND que são bem úteis para compreendê-la: o circuito prático e o diagrama de Venn. Abaixo, temos a ilustração de ambos:

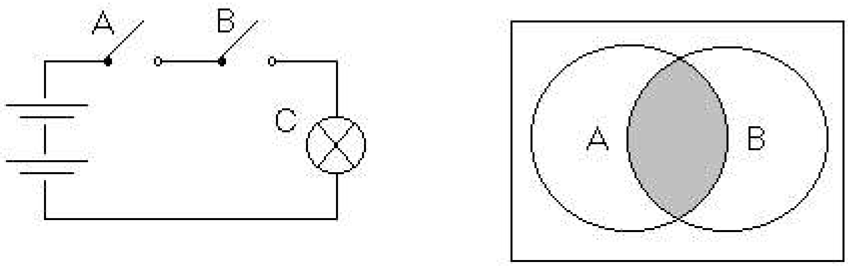

Fig. 02: Circuito prático da função AND e diagrama de Venn. No circuito, vemos como a porta AND funciona: caso as duas chaves estejam abertos teremos em C a passagem de corrente que equivaleria ao estado lógico 1 em C. Caso contrário (uma ou ambas as chaves estão abertas), não passa corrente, o que equivale ao estado lógico 0. No diagrama de Venn observamos que somente na intersecção dos conjuntos A e B existe a classe C. Através do exemplo acima, utilizando a idéia do funcionamento de um circuito elétrico de um veiculo fica claro esta analogia.

Podemos expressar esta função matematicamente através da multiplicação: A E B = A x B = A.B = AB. A verificação na tabela verdade torna esta conclusão imediata.

2.2 Função INV

A uma afirmação como “o interruptor está fechado” pode-se atribuir um valor verdade 1 ou 0, dependendo se o interruptor estiver fechado ou não. Em outras palavras, a afirmação pode ser verdadeira ou não verdadeira. De maneira similar, a afirmação “o interruptor não está fechado” pode também ter um valor verdade 1 ou 0. Obviamente, quando a afirmação “o interruptor está fechado” é verdadeira (1), então a afirmação “o interruptor não está fechado” é falsa (0), e vice-versa. As duas afirmações são mutuamente exclusivas: elas jamais podem ser verdadeiras ou falsas simultaneamente, e cada afirmação é chamada de negação ou inverso da outra. Se atribuirmos o símbolo A para “o interruptor está fechado”, então o inverso (complemento) é indicado pelo símbolo como um traço em cima ($\overline{A}$). Uma porta lógica que inverte a entrada é chamada de inversora (INV). A tabela verdade e seu símbolo lógico são:

A	$\bar{A}$
0	1
1	0

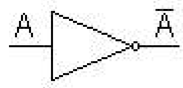

Fig. 03: Tabela verdade e representação da porta inversora (INV).

2.3 A função OR

Retornando ao exemplo dos circuitos elétricos dos carros, por exemplo, suponhamos que os limpadores de pára-brisa de um carro devam operar quando seu interruptor estiver fechado ou quando o interruptor dos faróis de neblina estiver fechado. As afirmações de entrada (input) e saída (output) que descrevem este sistema são:

interruptor dos limpadores de pára-brisa fechado = A
interruptor dos faróis de neblina fechado = B
limpadores de pára-brisa operando = C

Obviamente, C é verdadeiro quando A OU (OR) B forem verdadeiros, isto é, C = A + B. É também bastante óbvio neste exemplo que os limpadores de pára-brisa também estarão operando se ambos os interruptores estiverem fechados. Isto é conhecido como uma função “OR inclusive” uma vez que inclui a possibilidade de A ser verdadeiro OU (OR) B ser verdadeiro OU ambos serem verdadeiros. A tabela verdade para o sistema que acabamos de escrever e a representação da porta OR são:

		C =A +B

			0
			1
			1
			1

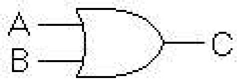

Fig. 04: Tabela verdade e representação da porta OR inclusive.

O circuito prático e o diagrama de Venn são dados por:

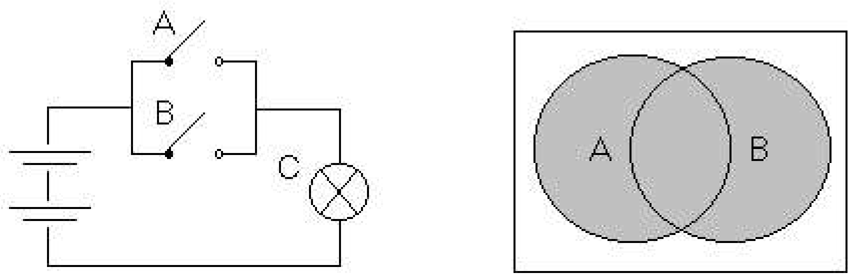

Fig. 05: Circuito prático da função OR inclusive e diagrama de Venn.

Praticamente, todos os que vivem numa casa de dois andares utilizam-se cotidianamente de uma “porta” OR-exclusive. Esta é constituída pelos interruptores localizados na parte de baixo e de cima da escada e que comandam a luz que ilumina a mesma. Quando ambos os interruptores estiverem na posição “para cima”, a lâmpada não acenderá. Se o interruptor na parte inferior da escada estiver na posição “para baixo”, a lâmpada acenderá. Se o interruptor na parte superior da escada for também posto na posição “para baixo”, a lâmpada se apagará. Inversamente, se ambos os interruptores forem postos na posição “para cima”, a lâmpada não se acenderá, mas se o interruptor na parte superior da escada for posto na posição “para baixo”, a lâmpada se acenderá.

Isto pode ser descrito da seguinte maneira: “a lâmpada acenderá somente quando os interruptores estiverem em posição diferentes”, ou C é verdadeiro se A for verdadeiro ou B for verdadeiro, mas não ambos. Isto pode ser reescrito como: C é verdadeiro se A for verdadeiro e B for falso OU (OR) se B for verdadeiro e A for falso, o que pode ser escrito como uma equação Booleana: $C = A\overline{B} + \overline{A}B$. A isto se denomina de uma função OR exclusive, que, por conveniência, é escrita como A $\oplus$ B e é chamada de EXOR. A tabela verdade e o símbolo lógico da porta EXOR são dados por:

B	A	C= A$\oplus$B
0	0	0
0	1	1
1	0	1
1	1	1

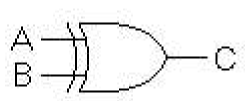

Fig. 06: Tabela verdade e representação da porta OR exclusive (EXOR).

A porta EXOR produz uma saída lógica 0 quando ambos os estados de entrada forem os mesmos (ambos 1 ou ambos 0). É possível expandir-se a porta EXOR, sob este princípio, de maneira a constituir uma porta multi-entradas cuja saída seja 0 somente quando todas as entradas forem as mesmas, e 1 para todas as outras combinações de estados de entrada. O circuito prático e o diagrama de Venn são:

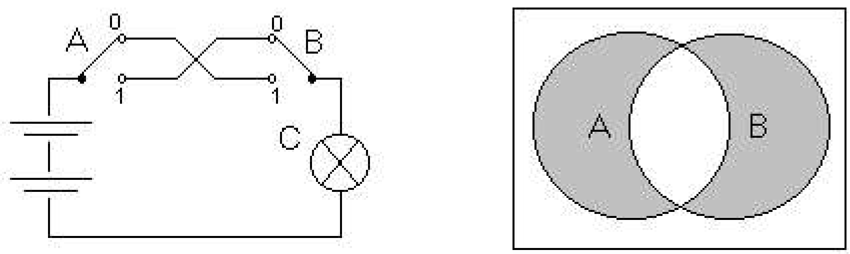

Fig. 07: Circuito prático da função OR exclusive (EXOR) e diagrama de Venn.

2.4 Função NAND, NOR e EXNOR:

Da mesma maneira que uma função simples pode ser invertida, é possível inverter-se uma variável que seja a saída C de uma função lógica AND. A operação completa é então denominada NAND (NOT AND) e é escrita como $\overline{A.B}$. Podemos utilizar o mesmo raciocínio para a função OR e EXOR. Estas operações serão então chamadas de NOR ($\overline{A+B}$) e EXNOR ($\overline{A \oplus B}$). Abaixo, temos a tabela verdade das funções e a representação de cada porta:

B	A	$\overline{A.B}$	$\overline{A+B}$	$\overline{A \oplus B}$
0	0	1	1	1
0	1	1	0	0
1	0	1	0	0
1	1	0	0	1

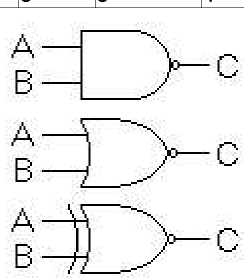

Fig. 08: Tabela verdade e representação da portas NAND, NOR e EXNOR.

Os diagramas de Venn são respectivamente:

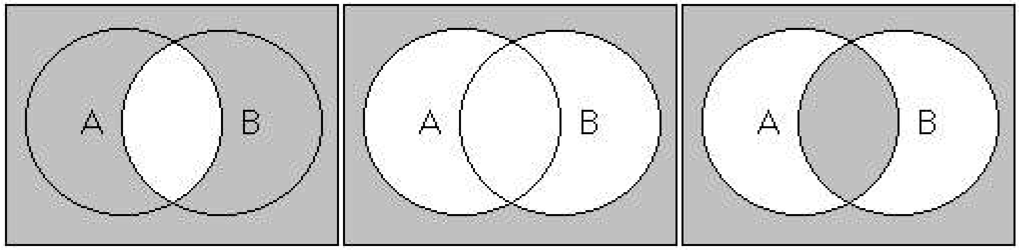

Fig. 09: Os diagramas de Venn para as portas NAND, NOR e EXNOR acima são os complementares dos diagramas das portas AND, OR e EXOR.

3. Leis da Álgebra Booleana

A álgebra Booleana é governada por certas leis e convenções, da mesma forma que a álgebra normal e aritmética. Entretanto, a maioria das pessoas está tão habituada às leis da aritmética que provavelmente nunca as consideraram conscientemente, ou sabem que elas são invocadas. A álgebra Booleana é governada por dez leis fundamentais, algumas das quais são emprestadas da álgebra normal, enquanto que outras pertencem exclusivamente às álgebra Booleana.

3.1 Lei associativa

Esta lei estabelece, em qualquer função Booleana que contenha quaisquer elementos (A, B, C, etc) separados pelo mesmo conectivo (“+”, “.”), não importa que alguns desses elementos sejam considerados como um grupo, isto é:

a) A.B.C = (A.B).C = A.(B.C) = (A.C).B

b) A+B+C = (A+B)+C = A+(B+C) = (A+C)+B

Esta é uma lei trivial e bastante óbvia. Se três interruptores forem ligados em série para desempenharem uma função AND, ou ligados em paralelo para desempenharem uma função OU, não importa que dois deles sejam considerados como um grupo, pois o circuito permanecerá o mesmo. Deve-se notar que a lei associativa não se sustenta se os elementos forem separados por conectivos diferentes. Por exemplo: $A.B+C \neq A.(B+C)$.

3.2 Lei Comutativa

Esta lei é simplesmente uma extensão da lei associativa. Ela estabelece que os elementos de uma função podem ser arranjados em qualquer seqüência desde que o conectivo seja o mesmo:

a) $A.B = B.A$
b) $A+B = B+A$

3.3 Lei de Identidade

Esta é uma outra lei bastante trivial, a qual simplesmente estabelece que $A = A = A$... etc. Mas ela tem uma conseqüência interessante, que talvez seja bastante óbvia: se $A = B$ e $B = C$, então $A = C$.

3.4 Lei de Idempotente (Conexão de uma variável e ela própria)

Esta lei estabelece que uma variável pode ser tornada AND ou OR com seu próprio número de vezes e o resultado será a variável original:

a) $A = A.A.A.A. \ldots$
b) $A = A+A+A+A+ \ldots$

Neste ponto vemos que a álgebra Booleana fornece resultados diferentes dos da álgebra normal. Por exemplo, na álgebra normal: $1 + 1 = 2$ enquanto que na álgebra Booleana: $1 + 1 = 1$. A explicação para esta aparente peculiaridade é que, na álgebra Booleana, uma variável pode ter apenas um de dois valores: seja 1 ou 0, verdadeiro ou falso, "alguma coisa" ou "nada". Obviamente, se qualquer número de "alguma coisa" for adicionado ou multiplicado, o resultado será também "alguma coisa", enquanto que se multiplicarmos ou adicionarmos qualquer número de "nada", o resultado será também "nada".

3.5 Lei da complementação

Esta lei estabelece que uma função consiste de uma variável e um inverso, então a função é uma constante:

a) A.Â = 0

b) A+Â = 1

A validade desta lei pode ser vista nas tabelas verdade das portas AND e OR.

3.6 Conexão com uma constante

Quatro importantes relacionamentos que podem ser utilizados na simplificação das funções Booleanas são os seguintes:

a) A conjunção de uma variável com lógica 0 sempre conduz a uma constante: A.0 = 0 e $\overline{A.0} = \overline{0} = 1$.

b) A conjunção de uma variável com lógica 1 resulta na variável original: A.1 = A e $\overline{A.1} = \overline{A}$.

c) A disjunção de uma variável com lógica 0 resulta na variável original: $\overline{A + 0} = \overline{A}$, A + 0 = A.

d) A disjunção de uma variável com lógica 1 resulta numa saída constante: A + 1 =1, $\overline{A + 1} = \overline{1} = 0$.

3.7 Lei da dupla negação

Somente: $A = \overline{\overline{A}}$.

3.8 Lei da absorção

Esta lei é extremamente importante para a eliminação de funções redundantes em um sistema:

a) $A.(A + B) = A$
b) $A + A.B = A$

3.9 Lei Distributiva

Esta lei ilustra como as expressões Booleanas podem ser fatoradas:

a) $A.B + A.C = A (B + C)$
b) $(A + B)(A + C) = \overline{A} + B.C$

3.10 Lei da dualização (teorema de De Morgan)

Esta lei formula o relacionamento entre as funções AND e OR, o que possibilita que um tipo de função seja implementado utilizando-se um diferente tipo de porta:

a) $\overline{A + B} = \overline{A}\ .\ \overline{B}$
b) $\overline{A\ .\ B} = \overline{A} + \overline{B}$

Estas equações podem ser verificadas através do diagrama de Venn.

4. Simplificação das funções Booleanas

Os métodos algébricos são extremamente úteis para se lidar com funções Booleanas e expressá-las de diferentes formas. Através das leis descritas acima, é possível simplificar portas lógicas aparentemente complexas em portas lógicas mais simples.

Entretanto, se o objetivo for simplesmente eliminar quaisquer termos redundantes e obter a equação mais simples para expressar uma dada função, então os métodos gráficos proporcionam resultados rápidos e positivos. O método gráfico mais comumente empregado é o mapa de Karnaugh (também chamado de diagrama de Veith).

4.1 Mapeamento de Karnaugh

O mais importante a ser lembrado sobre o mapeamento de Karnaugh é que ele é simplesmente um método gráfico de aplicação das leis de complementação e absorção. O mapa de Karnaugh é uma matriz de 2^n quadrados, onde n é o número de variáveis na função a ser simplificada. Assim, uma função com duas variáveis deverá ter 2^2 (quatro) quadrados; uma função com três variáveis 2^3 (oito) quadrados; uma função com quatro variáveis terá 16 quadrados e assim por diante.

Os mapas de Karnaugh não são muito usados para funções com mais de seis variáveis, uma vez que elas tornam-se de difícil manejo. A figura abaixo mostra o mapa de Karnaugh para uma função de duas variáveis:

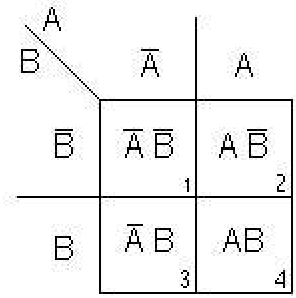

Fig. 10: Mapa de Karnaugh para duas váriaveis.

Existem duas fileiras e duas colunas; acima da primeira coluna é escrita uma variável, e acima da segunda é escrito o seu complemento. O quadrado onde há a intersecção de uma fileira e uma coluna representa a conjunção das duas variáveis relevantes. Assim, indo-se da esquerda para a direita, fileira por fileira, na figura acima, temos $\overline{A} \cdot \overline{B}$, $A \cdot \overline{B}$, $\overline{A} \cdot B$, $A \cdot B$. Esses quatro termos representam todos os assim chamados "mini-termos" das duas variáveis, isto é, todas as conjunções possíveis das duas variáveis e seus complementos.

Quando se usa o mapa de Karnaugh na prática, os termos não são realmente escritos nos quadrados, pois isso seria muito tedioso e, em qualquer caso, o espaço nas cédulas é necessário para um propósito diferente.

Olhando para os termos no mapa, torna-se aparente que os quadrados que são adjacentes, vertical ou horizontalmente diferem somente por uma variável, isto é, uma variável foi invertida, mas a(s) outra(s) permanece(m) inalterada(s). Esta é a primeira regra importante quando se desenha qualquer mapa de Karnaugh: os quadrados adjacentes devem diferir apenas por uma variável.

A razão disto não é difícil de se ver. Uma vez que os termos nos quadrados adjacentes diferem somente por uma variável, os dois quadrados podem muitas vezes ser substituídos por um único termo, simplesmente caindo a variável que altera, de acordo com a lei da complementação. No mapa de duas variáveis os dois termos $A \cdot \overline{B}$ e $A \cdot B$ são os mesmos que $A\,(B + \overline{B})$ e podem portanto ser substituídos por A se eles tiverem o mesmo valor, como será mostrado. Esta é a segunda regra que se aplica ao mapeamento de Karnaugh.

Os termos que aparecem na equação a ser simplificada são introduzidos nos quadrados apropriados do mapa, escrevendo-se um 1 no quadrado. Se quaisquer termos estiverem em quadrados adjacentes, pode-se deixar cair a variável que se altera esses dois quadrados, pela lei da complementação.

Como um simples exemplo, consideremos a função: $C = \overline{A} \cdot \overline{B} + A \cdot \overline{B}$. Se esses termos forem introduzidos no mapa, eles estarão em quadrados adjacentes (veja a fig. abaixo). A variável que se altera entre esses quadrados é A, de maneira que deixa-se A cair, ficando $C = \overline{B}$.

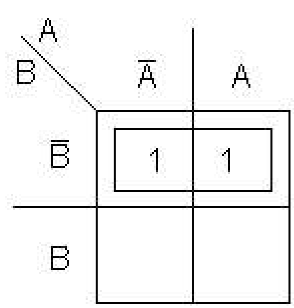

Fig. 11: Mapa de Karnaugh para duas váriaveis para a função C descrita acima.

Uma outra lei que opera no mapeamento de Karnaugh é a lei da absorção. Consideremos a função $C = A + A \,.\, B + \overline{A} \,.\, B$. Temos que A.B é introduzido no quadrado 4 do mapa. Entretanto à primeira vista A não aparece no mapa, o qual é composto inteiramente de termos A, B. Porém, A aparece no topo da segunda coluna, e de fato ele define essa coluna. A é assim inserido nesses dois quadrados do mapa, e assim se fazendo o termo A . B é absorvido, uma vez que ele já está entre os termos que fazem A (veja figura abaixo). Já que os quadrados 2 e 4 são adjacentes e ambos contêm um 1, pode-se deixar cair a variável B desses dois termos, deixando-se A. Uma vez que os quadrados 3 e 4 contêm um 1, pode-se deixar cair a variável A desses dois termos, deixando-se B. A função então se reduz a $C = A + B$.

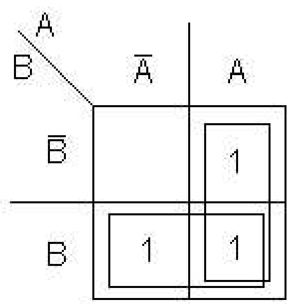

Fig. 12: Mapa de Karnaugh para duas váriaveis para a função C descrita acima.

Para somar, são as seguintes regras básicas que devem ser seguidas quando se empregam mapas de Karnaugh:

1. O mapa é desenhado de maneira que os termos nos quadrados adjacentes diferem somente por uma variável.
2. Os termos na equação a ser simplificada são introduzidos escrevendo-se 1’s nos lugares apropriados do mapa.
3. Onde os quadrados que sejam, adjacentes horizontal ou verticalmente contenham ambos um 1, pode-se deixar cair a variável que se altera entre os quadrados (pela lei da complementação), deixando-se apenas o

remanescente do termo, comum a ambos os quadrados, como parte da resposta final. O conjunto dos termos pode também desaparecer, sendo absorvido.

4. Quando todos os termos tiverem sido simplificados a equação final é obtida escrevendo-se todos os termos simplificados e conectando-os por disjunção (OR).

Para evitar a complicação do texto, deixamos de lado, nos exemplos, um importante passo, mas que será mencionado agora. Antes da equação ser introduzida no mapa de Karnaugh, ele deve ser reduzido a uma forma conhecida como “mini-termo”, ou forma disjuntiva padrão; isto quer dizer que ela deve ser escrita como uma série de termos conjuntivos conectados por disjunções. Assim, por exemplo, uma equação da forma $D = A + B (A + C)$ deve ser reduzida para $D = A + A . B + B . C$ uma vez que não há meios de se introduzir no mapa um termo fatorado. As soluções obtidas de um mapa de Karnaugh são também em forma de mini-termos e requerem fatoração.

4.2 Mapas com três variáveis

Embora o mapa com duas variáveis ilustre o princípio de mapeamento de Karnaugh, ele é muito trivial para mostrar todo o potencial e propriedades dos mapas de Karnaugh, nem o procedimento para se desenhar mapas de variáveis múltiplas. A figura abaixo mostra um mapa de Karnaugh com três variáveis, constituído de quatro colunas e duas fileiras. As combinações das duas primeiras variáveis são escritas no topo de cada coluna, enquanto que as duas possibilidades para a terceira variável definem as duas fileiras. O mapa também pode ser desenhado de oura maneira, com duas colunas e quatro fileiras.

C \ AB	$\overline{A}\,\overline{B}$	$A\,\overline{B}$	$A\,B$	$\overline{A}\,B$
$\overline{C}$	$\overline{A}\overline{B}\overline{C}$	$A\overline{B}\overline{C}$	$AB\overline{C}$	$\overline{A}B\overline{C}$
C	$\overline{A}\overline{B}C$	$A\overline{B}C$	ABC	$\overline{A}BC$

Fig. 13: Mapa de Karnaugh para três váriaveis.

Quando se escreve as combinações de variáveis no topo de uma coluna ou no final de uma fileira, a regra é que é permitida apenas uma alteração de variável entre colunas adjacentes ou fileiras que devem ser seguidas. Assim, classificar uma coluna $A \, . \, B$ e a seguinte de $\overline{A} \, . \, B$ é aceitável, mas $A \, . \, B$ seguida de $\overline{A} \, . \, \overline{B}$ é inaceitável, uma vez que tanto A quanto B se alteram. Neste contexto, deve-se notar que a coluna da extremidade esquerda é tomada como sendo adjacente à coluna da extremidade direita, e que a fileira do topo (extrema) é tomada como sendo adjacente ã fileira de baixo (extrema), de maneira que a regra também deve ser observada entre essas colunas e fileiras.

Exercícios:

1) Obtenha as tabelas verdade para as portas AND, OR, NOR, NAND e INV. Como poderíamos obter uma porta EXOR e EXNOR, utilizando as portas dadas no instrumento?
2) Obtenha a tabela verdade para as portas EXOR e EXNOR.
3) Como poderíamos utilizar a porta NAND com inversora?
4) Monte uma porta AND com duas portas NAND.
5) Como poderia se montar uma porta OR ou NOR com portas NAND?
6) Por que poderíamos afirmar que a porta NAND é um “dispositivo universal”?
7) Monte circuitos que permitam verificar todas as leis acima.
8) Faça o diagrama de Venn de cada lei acima para verificá-las.

Referência básica:

Eletrônica Digital, Editora Saber. Malitron Ind. e Com. de Produtos Eletro Eletrônicos LTDA.